

I, Ikuzo Tanaka, declare as follows:

1. I am a citizen of Japan residing at 24-5, Mejirodai 4-chome, Hachioji-shi, Tokyo, Japan.

2. To the best of my ability, I translated relevant portions of:

Japanese Patent Laid Open No. 59-36993

from Japanese into English and the attached document is a true and accurate abridged English translation thereof.

3. I further declare that all statements made herein are true, and that all statements made on information and belief are believed to be true; and further that willful false statements and the like are punishable by fine or imprisonment, or both, under Section 1001 of Title 18 of the United States Code.

Date: April 28, 2004

Ikuzo Tanaka

Ikuzo Tanaka

ABRIDGED TRANSLATION

Japanese Patent Laid-Open No. 59-36993

Laid-Open Date: February 29, 1984

Application No. 57-146803

Filing Date: August 26, 1982

International Classification: H05K 3/10

H01L 21/88

23/52

Inventor: Shinichi Komatsu and Keizo Toda

Applicant: HITACHI, LTD.

Address: 5-1, Marunouchi 1-chome, Chiyoda-ku, Tokyo

TITLE OF THE INVENTION

WIRING CIRCUIT SUBSTRATE AND METHOD FOR
PRODUCING SAME

Claims:

1. A wiring circuit substrate having a required wiring circuit pattern on the surface of said substrate, said wiring circuit substrate comprising an insulating layer comprising a metal oxide or a mixture thereof, of which portion is metallized to form a conductive portion, said insulating layer being formed on said substrate, and said conductive portion being at least said conductive layer of said wiring circuit pattern, wherein said conductive layer is constructed so as to be formed in a predetermined number.
2. The wiring circuit substrate according to claim 1, wherein said conductive portion comprises a plurality of said conductive layers arranged in a thickness direction of said insulating layer and layer-to-layer connected

portions which connect predetermined layers to each other among said conductive layers.

3. A method for producing a wiring circuit substrate having a desired wiring circuit pattern on the surface of said substrate, said method comprising a first step comprising forming an insulating layer comprising a simple substance of a metal oxide or a mixture thereof on said substrate and a second step comprising forming a conductive portion by metallizing a portion of said insulating layer with a selective energy irradiation, wherein said conductive portion is at least the conductive layer of said wiring circuit pattern, and is constructed so as to be formed in a predetermined number.

4. The method of claim 3, wherein said first step comprises forming said insulating layer in a predetermined thickness in each layer, and said second step comprises forming said conductive portion with the application of said selective energy radiation to every insulating layer formed by said first step, said conductive portion comprising a plurality of said conductive layers arranged in a thickness direction of said insulating layer and layer-to-layer connected portions which connect predetermined layers to each other among said conductive layers.

Abstract

Problems to be solved by the Invention:

To provide a wiring circuit substrate excellent in reliability having not only a flat surface and an thin multilayered structure with arbitrary layers but also a high density and an improved yield in its production, and a method for producing thereof.

Solution:

A wiring circuit substrate having a required wiring circuit pattern on the surface thereof comprising an insulating layer comprising a metal oxide or a mixture thereof, of which portion is metallized to form a

conductive portion, the insulating layer being formed on the substrate, and the conductive portion being formed by metallizing a portion of the insulating layer with a selective energy irradiation, wherein the conductive portion is at least the conductive layer of the wiring circuit pattern, and is constructed so as to be formed in a predetermined number.

⑬ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭59—36993

⑤ Int. Cl.³

H 05 K 3/10

H 01 L 21/88

23/52

識別記号

庁内整理番号

7216—5F

6810—5F

6428—5F

⑬ 公開 昭和59年(1984)2月29日

発明の数 2

審査請求 未請求

(全 6 頁)

⑭ 配線回路基板とその製造方法

① 特 願 昭57—146803

② 出 願 昭57(1982)8月26日

⑦ 発 明 者 小松伸一

横浜市戸塚区吉田町292番地株
式会社日立製作所生産技術研究
所内

⑧ 発 明 者 藤田毅

横浜市戸塚区吉田町292番地株

式会社日立製作所生産技術研究
所内

⑦ 発 明 者 戸田堯三

横浜市戸塚区吉田町292番地株
式会社日立製作所生産技術研究
所内

① 出 願 人 株式会社日立製作所

東京都千代田区丸の内1丁目5
番1号

⑧ 代 理 人 弁理士 武頭次郎 外1名

明 細 書

1. 発明の名称

配線回路基板とその製造方法

2. 特許請求の範囲

(1) 基板上に所定の配線回路パターンを有する配線回路基板において、金属酸化物もしくはその混合物からなりその一部が金属化されて導体部が形成された絶縁層を設け、該絶縁層は前記基板上に形成され、該導体部は少なくとも前記配線回路パターンの導体層であつて、該導体層を所定層数形成することができるように構成したことを特徴とする配線回路基板。

(2) 特許請求の範囲第(1)項において、前記導体部は、前記絶縁層の厚さ方向に配列した複数の前記導体層と該導体層のうちの所定の導体層間を接続する層間接続部とからなることを特徴とする配線回路基板。

(3) 基板上に所定の配線回路パターンを有する配線回路基板の製造方法において、該基板上に金属酸化物の単体もしくはその混合物からなる絶縁

層を形成する第1の工程と、選択的なエネルギー照射により該絶縁層の一部を金属化して導体部を形成する第2の工程とからなり、該導体部は少なくとも前記配線回路パターンの導体層であつて、該導体層を所定層数形成することができるように構成したことを特徴とする配線回路基板の製造方法。

(4) 特許請求の範囲第(2)項において、前記第1の工程は、前記絶縁層を所定の厚さつつ形成し、前記第2の工程は、該第1の工程により形成される該所定厚さの前記絶縁層毎に選択的なエネルギー照射を行なつて前記導体部を形成し、前記導体部が、前記絶縁層の厚さ方向に配列した複数の前記導体層と該導体層のうちの所定の導体層間を接続する層間接続部とからなるように構成したことを特徴とする配線回路基板の製造方法。

3. 発明の詳細な説明

本発明は、基板上に微細な薄膜配線パターンを有する配線回路基板とその製造方法に関する。

薄膜技術を利用して基板上に配線パターンを形

成することができることから所望の機能を備えた電子回路を小型化できる特長を有する。しかも、生産化が容易であることから低コストであり、さらに、配線が実質的に短縮されることから信号の遅延を減少させることができる等ワイヤを用いて回路配線を行なう場合に比べて非常に大きな利点を有していることから、広く利用されるようになってきた。

しかしながら、配線回路パターンの高密度化が可能になると、さらに、より多く電子部品を搭載してより大きな市子回路を1チップで構成したり、これまで複数のチップで構成された複数の電子回路を1チップで構成して多機能な電子回路に対する要求が高まり、配線回路基板としてもより高密度な配線回路パターンの形成が必要となつてきている。その1方法として、配線回路パターンを多層に形成するようにした薄膜多層配線構造がある。

第1図(A)ないし(C)はかかる従来の薄膜多層配線構造による配線回路基板の製造方法の一例を示す工程図であつて、1は基板、2は金属層、3は絶

縁層、4はビヤホール、5は金属層である。

まず、表面が平坦な基板1(第1図(A))の表面に真空蒸着法、スパッタリング法などにより金属層2を形成し(同図(B))、化学的エッチング法により所望の配線回路パターンとなるように金属層2の不要部分を除去し(同図(C))、その上に金属酸化物や金属窒化物などによる絶縁層3をスパッタリング法、CVD法などにより形成する(同図(D))。ついで、絶縁層3の所定部分を化学的エッチング法により除去してビヤホール4を形成し(同図(E))、その上に金属層5を金属層2と同様な方法で形成する(同図(F))。その後、化学的エッチング法より金属層5は不要部分が除かれて所要の配線回路パターンが形成される(同図(G))。

かかる薄膜多層配線構造では、金属層2、5は所望の配線回路パターンをなし、夫々の配線回路パターン間には、金属層5を形成するとき所定のビヤホール4に充填された金属物質によつて接続され、その他の部分では絶縁層3によつて絶縁される。

従来法による多層配線構造の配線回路基板は、以上に述べたようにして作製されるが、形成される各金属層、絶縁層は、配線回路パターンやビヤホールの形成のためにエッチングされるものであるから、作製された配線回路基板の表面は平坦ではなく、凹凸状となり、積層数が多くなる程凹凸がひどくなる。

このように表面が凹凸状である場合、かかる表面上に金属層や絶縁層を、真空蒸着法、スパッタリング法、CVD法などで形成しようとする、凹凸をなす壁面での金属物質や絶縁物質の付着量が少なく、層厚が不均一となり、断線や絶縁不良が生ずることになる。また、ビヤホール中への金属物質の充填が不充分となり、配線回路パターンの層間接続が不良となる。

以上に述べたように、従来技術による多層配線構造の配線回路基板の製造方法の場合、配線回路基板は、表面が必然的に凹凸状になつてしまうことから、断線や絶縁不良が多発し、信頼性が低く製造歩留りも著しく低下する。また、歩留りを向

上させるためには、積層数を減らさざるを得ず、現状では2層程度が限度であつて、配線回路基板の高密度化が制限されるという欠点があつた。

本発明の目的は、上記従来技術の欠点を除き、表面が平坦で層数が任意の薄膜多層配線構造とすることができ、高密度で製造歩留りが向上した高信頼性の配線回路基板とその製造方法を提供することにある。

この目的を達成するために、本発明は、基板上のエネルギー照射により金属化可能な絶縁層の一部が金属化されて導体部が形成され、該導体部は少なくとも配線回路パターンの導体層であつて、該導体層は所定層数形成されることを特徴とする。

以下、本発明の実施例を図面について説明する。

第2図は本発明による配線回路基板の一実施例を示す断面図であつて、6は基板、8は絶縁層、9は導体層である。

同図において、サファイヤあるいは高純度の Al_2O_3 などからなる基板6上に、絶縁層8が形成されている。絶縁層8は金属酸化物の単体あるい

はその混合物からなり、エネルギーの照射により金属化されるものである。絶縁層8の一部は、エネルギー照射によつて金属化された導体層9となつており、該導体層9は所定の配線回路パターンを構成している。

以上のように、この実施例は、絶縁層8の一部を選択的に金属化して所定の配線回路パターンの導体層9が形成されているものであるから、絶縁層8の表面は平坦に形成することができる。

第3図(A)ないし(D)は本発明による配線回路基板の製造方法の一実施例を示す工程図であつて、7は金属層であつて、第2図に対応する部分には同一符号をつけている。

まず、表面が平坦な基板6(同図(A))の表面に金属酸化物の単体もしくはその混合物からなる層8を形成する(同図(C))。絶縁層8は、金属酸化物の単体もしくはその混合物を直接基板6の表面に形成してもよく、場合によつては、基板6の表面に金属の単体もしくはその混合物からなる金属層7を設け(同図(B))、しかる後酸化処理を行な

つて絶縁層8を形成するようにしてもよい。次に、絶縁層8にエネルギーを照射し、絶縁層8を還元して導体層9を形成する(同図(D))。絶縁層8に与えるエネルギーは、導体層9が所定のパターンとなるようにし、導体層9によつて所定の配線回路パターンが形成され、第2図の配線回路基板が得られる。

基板6としては、サファイヤあるいは純度が99.5%の Al_2O_3 を基材とする。絶縁層8としては、 Cu_2O 単体あるいは Cu_2O と SiO_2 の混合物、または、 Cu_2O と SiO_2 の混合物などを用いるが、前者を用いた場合よりも後者を用いた場合の方が絶縁層8の誘電率を小さくすることができる。また、 Cu_2O と SiO_2 の混合物を用いた場合には、 SiO_2 は Cu_2O を還元する作用をもつために、絶縁層へのエネルギー照射を行なうに際し、 Cu_2O が効率よく還元されてCuとなる。絶縁層8にエネルギーを与える手段としては、レーザービームを利用することができる。この場合レーザービームにより絶縁層8を選択的に照射してその

照射位置を順次づらすことにより、導体層9からなる配線回路パターンを形成する。なお、エネルギーを与える手段としてはレーザービームに限らず、たとえば、電子ビームやイオンビームのように、選択的に絶縁層8にエネルギーを与え得る手段であればよい。

以下、この実施例をさらに詳細に説明する。

実施例 1

まず、10~30%の O_2 を含む Ar 雰囲気内に純度99.5% Al_2O_3 基板6を設け、 Cu_2O ターゲットを用いて高周波スパッタリング法により Al_2O_3 基板6の表面に、絶縁層8として層厚5 μm の Cu_2O を形成した。次に、絶縁層8を形成した Al_2O_3 基板6を H_2 を充填した容器内に入れ、エネルギー密度 $0.1 J/cm^2 \sim 1.5 J/cm^2$ のNd:YAGレーザービームにより、絶縁層8の表面を走査速度1~20 cm/secで所望のパターンに沿つて照射した。その結果、レーザービームの照射部分は導体層9を形成し、深さ1~2 μm にわたつて電気抵抗率が $10^{-5} \sim 10^{-6} \Omega \cdot cm$ の良好な導電性を

示し、非照射部分は電気抵抗率が $10^8 \sim 10^{10} \Omega \cdot cm$ の電気絶縁性を示し、 Al_2O_3 基板6上に配線回路が形成された。また、絶縁層8と導体層9の表面の凹凸は0.1 μm 以下であつて、得られた配線回路基板表面の平坦度は非常に良好であつた。

実施例 2

実施例1と同様に高周波スパッタリング法により、 Cu_2O と SiO_2 から成るターゲットを用い、純度99.5%の Al_2O_3 基板6の表面に、層厚5 μm の Cu_2O-30 モル% SiO_2 の絶縁層8を形成した。次に、実施例1と同様のレーザービーム照射を行つた結果、照射部分は導体層9を形成し、深さ1~2 μm にわたつて電気抵抗率が $10^{-4} \sim 10^{-5} \Omega \cdot cm$ の電気伝導性を示し、非照射部分は電気抵抗率が $10^{11} \sim 10^{14} \Omega \cdot cm$ の電気絶縁性を示し、 Al_2O_3 基板6上に配線回路が形成された。このようにして作製した配線回路基板表面の凹凸は0.1 μm 以下であつた。

実施例 3

Cu_2O-25 モル% SiO_2 の絶縁層をイオンプレ

ーティング法により形成した。基板6としてサフアイヤ基板を用いて100～300℃に加熱保持し、CuとSiをヒータ加熱で気化し、O₂をノズルから基板6に向けて供給し、Cu、Si、O₂に電子のシャワーを当てることによりその一部をイオン化して、基板6の表面にCu₂OとSiO₂(25モル%)から成る絶縁層8を形成した。次に、実施例1と同様にしてレーザービームの照射を行い、配線回路基板を作製して、実施例2と同様の良好な結果が得られた。

実施例 4

基板6としてサフアイヤを用い、サフアイヤ基板6を真空蒸着装置内に設けて400～600℃に加熱保持した。一方、Cuをヒータ加熱で気化し、Siを電子ビーム加熱して気化することにより、サフアイヤ基板6上にCuとSiを同時に真空蒸着して層厚5μmの金属層7を形成した。このサフアイヤ基板6をO₂雰囲気内で1000℃に加熱し、金属層7を酸化して絶縁層8を形成した結果、絶縁層8のCu₂O含有量は60モル%であ

り、残りはSiO₂とSiO₂であつた。次に、絶縁層8に実施例1と同様のレーザービーム照射を行つて作製した配線回路基板は、実施例2と同様の良好な結果を示した。

第4図は本発明による配線回路基板の他の実施例を示す断面図であつて、9は導体層、10は層間接続部であり、第2図に対応する部分には同一符号をつけている。

第4図において、絶縁層8の一部に所定の配線回路パターンの導体層を形成する点については、第2図の実施例と同様であるが、この実施例では、かかる導体層は、導体層9、9'と絶縁層8の厚さ方向に2層形成されている。導体層9、9'による配線回路パターンは、夫々所望のパターンであつて、該導体層9、9'の所望の部分を層間接続部10により相互に接続している。これら導体層9、9'、層間接続部10は、絶縁層8に形成されており、第2図の実施例と同様に、絶縁層8の表面を平坦にすることができる。絶縁層8としては、電気抵抗率が充分大きく誘電率が小さい金属酸化物の単

体もしくはその混合物が用いられ、導体層9、9'間の間隔を小さくし、絶縁層8の厚さを薄くする。

なお、この実施例では、導体層を2層としたが、それ以上の積層数とすることができ、積層数がいかなるものであつても、絶縁層8の表面を平坦にすることができる。

第5図は本発明による配線回路基板の製造方法の他の実施例を示す工程図であつて、8'、8''、8'''は絶縁層であり、第4図に対応する部分には同一符号をつけている。

まず、表面が平坦な基板6(第5図(A))の表面に金属酸化物の単体あるいは混合物から成る絶縁層8'を形成し(同図(B))、レーザービームを照射して導体層9による配線回路パターンを形成する(同図(C))。次に、絶縁層8'の上に絶縁層8''を形成し(同図(D))、ビヤホールに相当する位置にレーザービームを照射して絶縁層8''を貫通した層間接続部10を形成する(同図(E))。さらに、絶縁層8'の形成とレーザービーム照射による層間接続部10の形成を所定回数繰り返して、絶縁層8'''が所定

の厚さとなるようにする(同図(F))。次に、絶縁層8'''を形成してからレーザービームを照射しながら走査し、所定の配線回路パターンの導体層9'を形成する(同図(G))。そこで、導体層9による下層の配線回路パターンと導体層9'による上層の配線回路パターンが形成され、両配線回路パターンは層間接続部10により接続されて、第4図に示す2層配線構造の配線回路基板が得られた。層数を増す場合は第5図(H)～(Q)の工程を繰り返す。この場合、常に最上層の表面は平坦であつて配線回路パターンの厚さは均一に保たれる。また、配線回路パターン間の絶縁層の厚さも均一に形成することができる。第5図(D)～(Q)の工程を所定回数繰り返すことにより、電気絶縁性が十分な厚さに設定することができる。なお、第5図(D)～(Q)の工程を繰り返すのは、同図(D)における絶縁層8'をあまり厚くすると、絶縁層8''を貫通する層間接続部10の形成に長時間要するとともに、その間の絶縁層8'内での発熱のために精度の良い層間接続部10の形成が困難となるからである。したがつて薄い絶

絶縁層8'を順次形成しながら一層ずつビヤホールに相当する位置にレーザビームを照射して、精度良く層間接続部10を形成している。このため、絶縁層としては電気絶縁性に優れ、エネルギーの照射によつて導体化できるとともに、配線回路を伝搬する信号の遅延を極力少なくするために低誘電率であることが望ましい。この要求に対して、絶縁層の絶縁材としては、電気抵抗率が $10^{13} \sim 10^{18} \Omega \cdot \text{cm}$ 、比誘電率が4~5の SiO と SiO_2 の単体あるいは混合物が最適である。

次に、この実施例を更に詳細に説明する。

実施例 5

実施例3と同様に、基板6としてサファイヤを用い、イオンプレーティング法により $\text{Cu}_2\text{O}-25\text{モル\% SiO}$ の絶縁層8'を形成し、レーザビーム照射により配線回路パターン9の導体層9を形成した。次に、絶縁層8''として厚さ2 μm の同じ SiO をイオンプレーティング法により形成し、レーザビーム照射により、ビヤホールに相当する位置に層間接続部10を形成した。さらに、絶縁層8'の厚さ

同様に良好な結果が得られた。また、 Cu 、 Au 、 Ag 、 Al などの金属イオンビームを用いた場合にも同様の良好な結果を得た。

以上いくつかの実施例を示したが、ビームを使用して絶縁物質を金属化しているものであるから、配線のパターンニングにはホトマスクを必要とせず、また、ビームの照射部分から金属化される部分が不当に拡がることなく、微細な配線パターンを形成することができて層当りの密度が向上するし、ビヤホールに相当する層間接続部が良好に形成される。さらに、各層の配線回路パターンや該配線回路パターン間の絶縁物質層の厚さが均一に保たれ、積層数を従来の技術の2層に比較して十分に多い20層以上とすることができる。なお、上記各実施例に示した基板や形成される層などの物質などは一例として示したものであつて、これらに限定されるものではない。

以上説明したように、本発明によれば、基板上に形成する層の表面を平坦に保ち、微細な配線回路パターンを形成することができるから、配線回

路が10 μm になるまで絶縁層8''の形成とレーザビーム照射を繰り返し行つた。次に、実施例3と同様にして、絶縁層8'''を2 μm 形成し、レーザビーム照射により配線回路パターン9の導体層9を形成して第4図の配線回路基板を得た。この実施例において、配線回路パターン部の導体層9、9'の電気抵抗率は $10^{-6} \sim 10^{-5} \Omega \cdot \text{cm}$ 、層間接続部10の電気抵抗率は $10^{-3} \sim 10^{-4} \Omega \cdot \text{cm}$ と良好な電気伝導性を示し、絶縁層8'、8''の電気抵抗率は $10^{10} \sim 10^{13} \Omega \cdot \text{cm}$ 、絶縁層8''の電気抵抗率は $10^{13} \sim 10^{16} \Omega \cdot \text{cm}$ の良好な電気絶縁性を示し、絶縁層8'の比誘電率は約4.5と十分に低い値を示した。なお、第5図の絶縁層8'、8''、8'''が第4図の絶縁層8を構成する。また、得られた2層構造の配線回路基板表面の凹凸は0.1 μm 以下であり、他の実施例と同様に平坦度が良好であつた。

実施例 6

以上の実施例1ないし5では、絶縁体の導体化に用いるエネルギーとしてレーザビームを用いたが、電子ビームを用いてもレーザビームの場合と

路パターンや絶縁層の厚さを均一にすることができて断線や絶縁不良が生ずることなく、しかも、配線回路パターンの積層数が飛躍的に向上した多層配線構造とすることができ、高信頼性、高密度の配線回路基板を高歩留りで製造することができ、前記従来技術にない優れた機能の配線回路基板とその製造方法を提供することができる。

4. 図面の簡単な説明

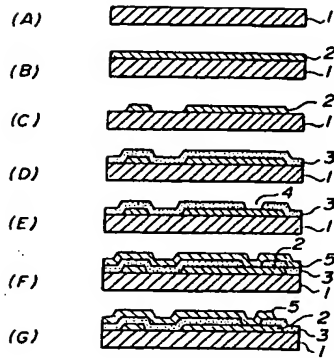
第1図は従来の配線回路基板の製造方法の一例を示す工程図、第2図は本発明による配線回路基板の一実施例を示す断面図、第3図は本発明による配線回路基板の製造方法の一実施例を示す工程図、第4図は本発明による配線回路基板の他の実施例を示す断面図、第5図は本発明による配線回路基板の製造方法の他の実施例を示す工程図である。

6 …… 基板、8、8'、8''、8''' …… 絶縁層、9、9' …… 導体層、10 …… 層間接続部。

代理人 弁理士 武 顕次郎 (ほか1名)



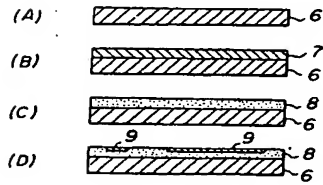
第 1 図



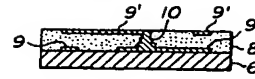
第 2 図



第 3 図



第 4 図



第 5 図

